

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

JP-A-3-197049

1. TITLE OF THE INVENTION

LAMINATED PIEZOELECTRIC ACTUATOR

2. WHAT IS CLAIMED IS:

1. A laminated piezoelectric actuator using a laminated piezoelectric element for actuating means, wherein:

a pair of internal electrodes of the laminated piezoelectric element are opposite in only an actuated part; and

the laminated piezoelectric element having the actuated part and a part not actuated is provided.

2. A laminated piezoelectric actuator provided with a laminated piezoelectric element, wherein:

the electrode area of each layer of at least one electrode of a pair of internal electrodes in a laminated piezoelectric element having the actuated part and the part not actuated varies by degrees. □

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-197049

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)8月28日

B 41 J 2/045
2/055

9012-2C B 41 J 3/04 1 0 3 A
審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 積層圧電アクチュエータ

⑯ 特 願 平1-339475

⑰ 出 願 平1(1989)12月26日

⑱ 発 明 者	松 本	修 三	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑱ 発 明 者	成 瀬	修	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑱ 発 明 者	駒 井	博 道	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑱ 発 明 者	鈴 山	実	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑱ 発 明 者	平 田	俊 敏	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑱ 発 明 者	中 野	智 昭	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑲ 出 願 人	株 式 会 社 リ コ ー			東京都大田区中馬込1丁目3番6号
⑳ 代 理 人	弁 理 士 高 野 明 近			外1名

明 細 書

1. 発明の名称

積層圧電アクチュエータ

2. 特許請求の範囲

1. アクチュエート手段として積層圧電素子を使用する積層圧電アクチュエータにおいて、該積層圧電素子の一对の内部電極にはアクチュエート部のみに一对の電極が対向するように配設され、アクチュエート部と非アクチュエート部とを有する積層圧電素子を備えたことを特徴とする積層圧電アクチュエータ。

2. 前記アクチュエート部と前記非アクチュエート部とを有する積層圧電素子における一对の内部電極において、少なくともその一方の電極の各層の電極面積が漸次変化していることを特徴とする積層圧電素子を備えた積層圧電アクチュエータ。

3. 発明の詳細な説明

技術分野

本発明は、積層圧電素子を備えたアクチュエータに関し、より詳細には、積層圧電素子の内部電

極構造に関する。

従来技術

本発明に係る従来技術が記載された公知文献としては以下のものがある。

まず、特開昭60-90770号公報には、積層圧電素子をアクチュエート手段として利用した一例が示されており、この積層圧電素子は、実質的にアクチュエート部のみを有し、非アクチュエート部を有しないものである。

また、特開昭63-4959号公報には、積層圧電素子をアクチュエート手段として利用した他の一例が示されており、この積層圧電素子内の一部がアクチュエート部として働き、内部電極は、アクチュエート部のみに配設され、スルーホールによって電極のとり出しを行なうものであるが、そのため電極のとり出しが煩雑である。

第6図は、従来によるインクジェット記録装置の一実施例を説明するための分解斜視図、第7図は、第6図のII部拡大図、第8図は、第6図の側断面図で、図中、1は基板、2は圧電素子(PZ

T)、3は流路板、3aはインク流路、4は液室、5はインク供給パイプ、6はノズルプレート、6aはノズル、7は銅線、8はリード線、9はグランド用リード線、10は充填剤、11、12は保護板、11b、12bは電極である。上記第6図乃至第8図に示したインクジェット記録装置は、変位を大きく得る為に、積層PZTを用い、アクチュエータが個別駆動可能なように、積層されたPZTの部分に溝加工Za(分りやすくするために1箇所のみダブルハッチングを施こして示してある)が施こされている。この溝の残りの部分によって形成された凸部2b(分りやすくするために1箇所のみダブルハッチングを施こして示してある)が厚み変位することで、該凸部2bに対抗して設けられた平行流路であるインク流路3aが容積変化し、対応するノズル6aからインクを吐出する。又、溝部には、隣接面の影響を受けないように、第7図に示すように、充填剤10が充填されているのが望ましい。

この実施例においては、第8図に示すように、

クチュエーション(第10図(b))と、長さ方向変位によるユニモルフ状のアクチュエーション(第10図(a))等が行なえる。

以上のような従来例においては、各積層厚み全体にわたって、アクチュエーションの有無の分離が行なわれるため、各々の層の歪が加算されるような形となる。したがって積層圧電素子のアクチュエーションによって、とくに第9図のX部では圧力が高くなり、破壊強度に近くなる。

積層圧電素子において、電極の欠損部等で圧電素子内部に圧電的に伸びないような部分が存在すると、この不活性部が歪の発生を抑圧すると同時に応力の発生原因となる問題を生ずる。このとき最大の引張および圧縮応力は圧電素子の破壊強度に近くなることがある。アクチュエート部と非アクチュエート部を有する積層圧電素子においては、その圧電素子内部に構造的にこのような電極の欠損部が存在する。したがって、応力を緩和する手段が望まれている。

且的

インクが噴射する側と、インクが供給される側の両方のPZT端部に、保護板11、12を設けている。

また、第9図および第10図(a)、(b)は、従来のアクチュエート部と非アクチュエート部を有する積層圧電素子の一例を示す。図中、Aはアクチュエート部、Bは非アクチュエート部である。非アクチュエート部を有することによって積層圧電素子上に直接他の構造物やICドライバーチップ等を搭載できるようになっている。

第9図は、積層圧電素子の断面図であって、一対の内部電極のうち、一方は積層圧電素子の実質的な全面に配置されており、他の一方はアクチュエート部のみに配置されている。これによってアクチュエート部と非アクチュエート部を有する構成としている。一対の電極は共に実質的にアクチュエート部のみに配置されている例であり、積層圧電素子内で選択的に区分した箇所にアクチュエーションを与えることができる。このアクチュエータは、固定条件によって厚み方向変位によるア

本発明は、上述のごとき実情に鑑みてなされたもので、小型化、高信頼化を図るために、積層圧電素子上に直接他の構造物やICドライバーチップ等を搭載することができるような構成としたとき、必要な部分の変位のみを確保して、電気容量の低減化を図ることができ、電極のとり出しが容易で簡易に行なうことのできる積層圧電素子を備えたアクチュエータを提供することを目的としてなされたものである。

構成

本発明は、上記目的を達成するために、(1)アクチュエート手段として積層圧電素子を使用する積層圧電アクチュエータにおいて、該積層圧電素子の一対の内部電極にはアクチュエート部のみに一対の電極が対向するように配設され、アクチュエート部と非アクチュエート部とを有する積層圧電素子を備えたこと、更には、(2)前記積層圧電素子の一対の内部電極の一方は、積層圧電素子の実質的な全面に配設されており、他の一方はアクチュエート部のみに配設されることによって、

アクチュエート部と非アクチュエート部とを有すること、或いは、(3)前記アクチュエート部と前記非アクチュエート部を有する積層圧電素子における一方の内部電極において、少なくともその一方の電極の各層の電極面積が漸次変化していることを特徴としたものである。以下、本発明の実施例に基づいて説明する。

第1図は、本発明による積層圧電素子を備えたアクチュエータの一実施例を説明するための構成図で、図中、21は基板、22は積層圧電素子、23は流路板、23aはインク流路、24は液室、25はインク供給パイプ、26はノズルプレート、26aはノズル、27は銅線、28はリード線、29はグランド用リード線、31、32は保護板、31b、32bは電極、Aはアクチュエート部、Bは非アクチュエート部である。

積層圧電素子22の一方の電極31b、32bのうち、一方の電極(ここではホット側:32b)は、実質的に圧電素子の全面に配置され、他の一方の電極(ここではグランド側:31b)は、イ

ンク流路23aに対応する部分にだけ配置するようにして、アクチュエート部Aと非アクチュエート部Bとを有するような構成をしている。これによると、電極のとり出し等は従来と全く同等に容易に行える。

第2図は、積層圧電素子22上に駆動ICドライバーチップ33を搭載した例で、直接駆動素子の端子を接続することを図ったものである。

このように、内部電極31b、32bは、第1図と同様に一方の電極のみアクチュエート部のみに配設し、外部電極を電極とり出し等の構成にあわせて一部非アクチュエート部まで延伸させてもよい。

第3図は、アクチュエート部Aを中央部に配置した構成例で、11bはグランド側電極、12bはホット側電極となっている。ところで11b、12bの一方の電極は、積層圧電素子に実質的に全面配置になっている。これによると、電気容量が著しく増加するため駆動時の電流が大となり、ドライバー側の負担が増加する。ところが、イン

ク吐出に寄与するアクチュエート部はインク流路に対応する部分だけである。そこで素子における必要部分のみをアクチュエート部とすることで電気容量の低減化が図れる。

第4図(a)、(b)は、アクチュエート部と非アクチュエート部との間を長さ方向で稼ぐことにより、応力緩和を図れるようにしたものである。

第4図(a)、(b)において、一方の内部電極のうち一方は第9図と同様に実質的に全面配置となっている。他の一方は、全層の電極は、アクチュエート部Aまで配置され、さらに、各層の電極ごとに漸次変化して、非アクチュエート部Bまで形成されている。したがって、図のように、アクチュエート部Aと非アクチュエート部Bに、半アクチュエート部Cが設けられている。これによって従来例に示した第9図の×部での著しかった応力上昇を、半アクチュエート部Cの長さ方向全体で応力緩和することができるようになる。

このように各層の電極面は半アクチュエート部によって漸次変化させる。その変化量は、応力緩

和の必要量と素子全体の形状との関連によって適当に選定すればよいが、第4図(c)に示すように、電極面の变化量と各層の厚みとの関係は各層の厚み: t に対し、一方の電極面の变化長さ: L は、

$$t < L/2$$

とすることが望ましい。この第4図(c)は、第4図(a)のD部の拡大図である。

また、一方の電極のうち、一方の電極を全面配置した例をこれまで説明してきたが、スルーホールによる電極の引き出し等により一方の電極は共にアクチュエート部のみに配置するような構成とすることもできる。

また、第4図(c)のように電極面の变化量(第4図(c)では L)は一定でなくてもよく、各圧電素子層の厚さ(第4図(c)では t)も必ずしも一定でない場合でも応用可能となる。

また、第5図のように、アクチュエート部Aを中央に配設し、その両側に半アクチュエート部Cを介して非アクチュエート部Bを形成するように

してもよい。

効 果

以上の説明から明らかなように、本発明によると、以下のような効果がある。

(1) 積層圧電素子においては電気容量が著しく増加するため、駆動時の電流が大となり、ドライバー側の負担が増加する。これをアクチュエート部の必要部分のみに一对の電極を対向して配置させることにより電気容量の増加を抑制できる。また、電極のとり出しも容易性を損なうことがない(請求項1に対応)。

(2) 内部電極面積を、漸次変化させたため、各層毎に応力が緩和され、各層の歪が加算されるような形で応力が集中されることを防ぐことができる。これによって積層圧電素子内にアクチュエート部と非アクチュエート部とを有する構造においても圧電素子の破壊を防ぐことができる。また、これによって、必要な部分の変位のみ確保し、かつ電気容量を低減させることもできる(請求項2に対応)。

4. 図面の簡単な説明

第1図は、本発明による積層圧電素子を備えたアクチュエータの一実施例を説明するための構成図、第2図は、積層圧電素子に駆動ICドライバーチップを搭載した例を示す図、第3図は、アクチュエート部を中央部に構成した例を示す図、第4図(a)、(b)、(c)は、アクチュエート部と非アクチュエート部に半アクチュエート部を設けた例を示す図、第5図は、第4図(a)のD部の拡大図、第6図は、従来のインクジェット記録装置の例を示す図、第7図は、第6図のII部拡大図、第8図は、第6図の側断面図、第9図及び第10図(a)、(b)は、従来のアクチュエート部と非アクチュエート部とを有する積層圧電素子の例を示す図である。

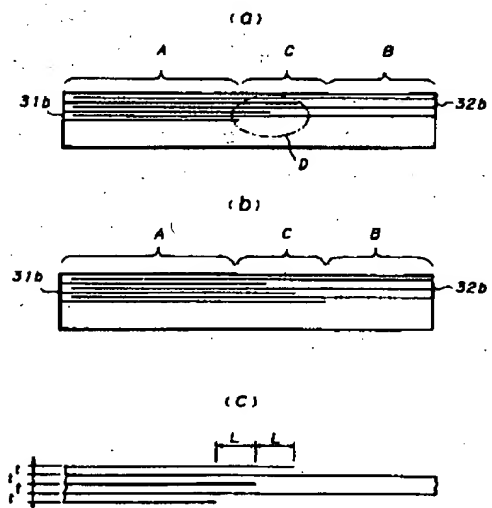
21…基板、22…積層圧電素子、23…流路板、23a…インク流路、24…液室、25…インク供給パイプ、26…ノズルプレート、26a…ノズル、27…銅線、28…リード線、29…グラウンド用リード線、31、32…保護板、31b、

32b…電極。

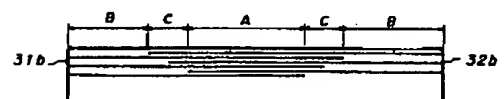
特許出願人 株式会社 リ コ ー
代 理 人 高 野 明 近
(ほか1名)



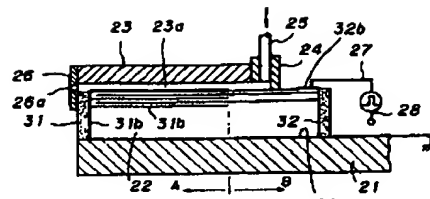
第 4 図



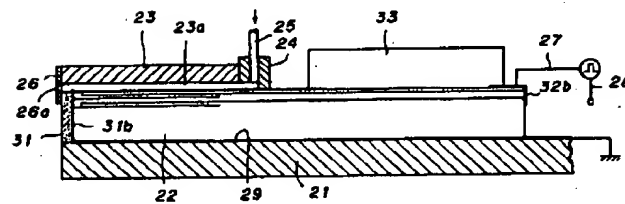
第 5 図



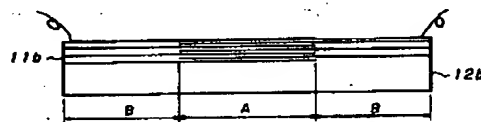
第 1 図



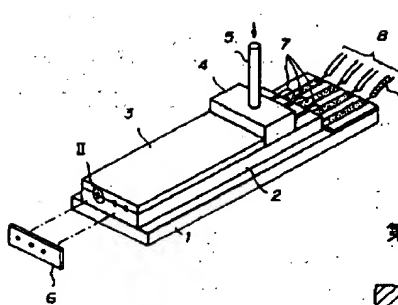
第 2 図



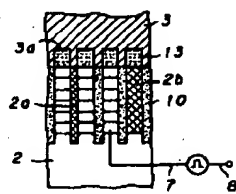
第 3 図



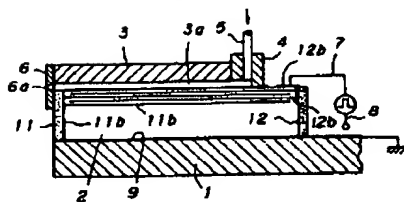
第 6 図



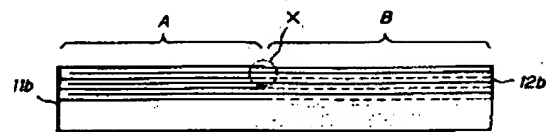
第 7 図



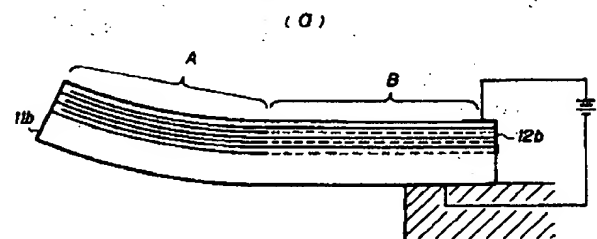
第 8 図



第 9 図



第 10 図



(b)

